

Mémoires

Présentation
Types
Caches
bilans

29/12/02 CPI : Architecture des ordinateurs 1

LE ROLE

- Organes qui permettent de stocker les informations.
- Nous avons des mémoires vives (RAM) ou mortes (ROM).
- mais un disque dur ou bande magnétique est aussi un type de mémoire.
- En remarque plus que nous en avons mieux que cela est !

29/12/02 CPI : Architecture des ordinateurs 2

La mémoire centrale

- La mémoire est la partie de l'ordinateur dans laquelle programmes et données sont rangés.
- Une mémoire est formée d'un certain nombre de cellules (ou cases), chacune de ces cellules contenant une certaine quantité d'informations. Chaque cellule a un numéro, que nous appellerons son adresse, qui permet à un programme de la référencer.

29/12/02 CPI : Architecture des ordinateurs 3

Organisation

- Elle est organisée de façon matricielle par des transistors. Elle ne peut contenir que deux types d'information, les instructions et les données.
- La mémoire centrale est divisée physiquement en cellules et possède une adresse propre.
- A chaque mot est associé une adresse et un contenu (soit une instruction, soit une donnée).

29/12/02 CPI : Architecture des ordinateurs 4

Hiérarchie

- Registre du CPU : Pour le stockage des opérandes et des résultats (5ns).
- Antémémoire ou mémoire cache : Elle sert de tampon entre le CPU et la mémoire centrale (15 ns).
- Mémoire centrale : Elle est utilisée pour le rangement des informations; Elle contient le programme à exécuter (60 ns).
- Mémoire d'appui : C'est la mémoire tampon qui se situe entre la mémoire centrale et les mémoires de masse (100 ns).
- Mémoire de masse : Ce sont tous les systèmes d'archivage comme le disque dur, la bande magnétique, etc. (10-30 ms).

29/12/02 CPI : Architecture des ordinateurs 5

Capacité de stockage

Hiérarchie mémoire actuelle

Le diagramme illustre la hiérarchie mémoire actuelle. À l'axe vertical, on trouve les niveaux suivants de haut en bas : Processeur, Contrôle, Mémoire d'appui (L1, L2), Mémoire Centrale (SRAM), Mémoire Centrale (DRAM), Disque Dur, et Bande de sauvegarde. À l'axe horizontal, on indique la vitesse (ns) et la taille (Ko, Mo, Go, To). Une légende précise : Cache Unifié / Cache séparé (Données Instructions).

29/12/001 Architecture des Ordinateurs 139

Organisation

- La mémoire est constituée dans l'ordre croissant : du bit, de l'octet, du caractère, du mot, de l'enregistrement (bloc de données) et du fichier.
- Ses principales caractéristiques sont : l'adresse, la capacité, le temps d'accès, le cycle mémoire (temps entre deux accès successifs), le débit et la volatilité. Il existe différents types d'accès suivant les fonctions mémoire désirées

29/12/02 CPI : Architecture des ordinateurs 7

Accès

- Accès séquentiel : Pour accéder à l'information, il faut parcourir toutes celles qui la précèdent (bande magnétique).
- Accès direct : L'information possède une adresse propre qui permet de la localiser directement (RAM).
- Accès semi-séquentiel : C'est une combinaison entre l'accès direct et l'accès séquentiel (Disque dur).
- Accès par contenu : L'information est identifiée par une clé de recherche (mémoire cache)

29/12/02 CPI : Architecture des ordinateurs 8

Mémoires à semi-conducteurs

- Le principe de base est d'utiliser des bistables (bascules RS) comme point de mémoire. Ce sont des mémoires à accès direct qui peuvent être lues et écrites.
- La RAM (Random Access Memory) est à accès direct et on distingue plusieurs technologies

29/12/02 CPI : Architecture des ordinateurs 9

Connexions aux Bus

- Les mémoires sont connectées à un bus adresses de n bits, un bus données de p bits et des lignes de commandes. Pour pouvoir communiquer avec le microprocesseur, on va relier leurs bus ensemble.

29/12/02 CPI : Architecture des ordinateurs 10

SRAM (Static RAM)

- Technologie bipolaire (2 portes NOR et chaque porte NOR est formée de deux transistors); C'est un type de mémoire qui est très rapide et on s'en sert essentiellement pour constituer la mémoire centrale de l'ordinateur.

29/12/02 CPI : Architecture des ordinateurs 11

DRAM (Dynamic RAM)

- Technologie MOS: transistor+condensateur. Elle demande à être rafraîchie périodiquement et est donc plus lente.
- Elle sert beaucoup en vidéo, en particulier sur les cartes graphiques, et permet pour une résolution d'écran donnée d'afficher davantage de couleurs.

29/12/02 CPI : Architecture des ordinateurs 12

Composants

- Statique
- Dynamique

29/12/02 CPI : Architecture des ordinateurs 13

RAM EDO (Extended Data Out)

- Comme DRAM dont l'accès est synchrone; c'est à dire que chaque requête mémoire se fait en un seul cycle d'horloge.
- La RAM EDO (*Extended Data Out*, soit *Sortie des données améliorée*) est apparue en 1995. La technique utilisée avec ce type de mémoire consiste à adresser la colonne suivante pendant la lecture des données d'une colonne. Cela crée un chevauchement des accès permettant de gagner du temps sur chaque cycle.

29/12/02 CPI : Architecture des ordinateurs 14

SDRAM (Synchronous DRAM)

- La SDRAM (*Synchronous DRAM*, soit RAM synchrone) est un type de RAM apparu en 1997 permettant une lecture des données synchronisées avec le bus. La SDRAM est capable de fonctionner avec une cadence de 100Mhz, lui permettant d'obtenir des temps d'accès d'environ 10ns

29/12/02 CPI : Architecture des ordinateurs 15

Schéma SDRAM

29/12/02 CPI : Architecture des ordinateurs 16

RDRAM (Rambus DRAM)

- La RDRAM (*Rambus DRAM*) est un type de mémoire permettant de transférer les données sur un bus de 16 bits de largeur à une cadence de 800Mhz. Comme la SDRAM, ce type de mémoire est synchronisé avec l'horloge du bus pour améliorer les échanges de données

29/12/02 CPI : Architecture des ordinateurs 17

Mémoires vives

Aperçu des différentes mémoires vives actuelles


	Rambus	DDRAM	SDRAM
Vitesse du bus transfert mémoire	400/800 MHz (de 300 à 400 MHz)	200/266 MHz	66/100/133 MHz
Largeur de bus	16 bits (2 canaux)	64 bits	64 bits
Nombre de bits	2	2 à 4	2 à 4
Slots vides utilisés	non - C-RIMM	oui	oui
Signaux de contrôle	33	plus de 130	plus de 130
Bande passante	jusqu'à 1.600 Mo/s	de 1.600 à 2.000 Mo/s	800 Mo/s
Consommation en énergie	environ 50%	environ 80%	100%
Support	Pentium 4	Atlon/Socket A sur bus 100 & 133 MHz, Pentium III	Pentium III, Celeron, X3, Athlon

29/12/02 CPI : Architecture des ordinateurs 18

 **Mémoires mortes**


- Mémoire morte où l'on peut lire uniquement. Ce sont des mémoires non volatiles et de technologie MOS et bipolaire (programmation par masque). Elles sont fréquemment utilisées pour y implanter le BIOS (Basic Input Output System) de l'ordinateur

29/12/02 CPI : Architecture des ordinateurs 19

 **LA ROM**


- Les premières ROM étaient fabriquées à l'aide d'un procédé inscrivant directement les données dans une plaque de silicium grâce à un masque. Ce procédé est maintenant obsolète.

29/12/02 CPI : Architecture des ordinateurs 20

 **LA PROM** (Programmable *Read Only Memory*)

- La **PROM** (Programmable ROM) est une mémoire morte programmable une seule fois par l'utilisateur
- Ces mémoires sont des puces constituées de milliers de fusibles pouvant être "grillés" grâce à un appareil appelé programmeur de ROM, envoyant un fort courant dans certains fusibles. Ainsi, les fusibles grillés correspondent à des 0, les autres à des 1

29/12/02 CPI : Architecture des ordinateurs 21

 **LA EPROM** (Erasable Programmable Read Only Memory)


- Les EPROM sont des PROM pouvant être effacées. Ces puces possèdent une vitre permettant de laisser passer des rayons ultraviolets. Lorsque la puce est en présence de rayons ultraviolets d'une certaine longueur d'onde, les fusibles sont reconstitués. C'est pour cette raison que l'on qualifie ce type de PROM d'effaçable.

29/12/02 CPI : Architecture des ordinateurs 22

 **LA EEPROM**


- Les EEPROM (Electrically Erasable read Only Memory) sont aussi des PROM effaçables, mais contrairement aux EPROM, celles-ci peuvent être effacées par un simple courant électrique
- Ces mémoires sont aussi appelées mémoires flash (ou ROM flash), et l'on qualifie de l'action consistant à reprogrammer une EEPROM.

29/12/02 CPI : Architecture des ordinateurs 23

 **Mémoires caches**


- Le principe de la mémoire cache est de trouver une solution à la grande différence de vitesse entre le processeur et la mémoire centrale, car il existe une grande disparité de vitesse entre ces deux modules.

29/12/02 CPI : Architecture des ordinateurs 24

 **Cache en écriture**

- Utilisée lorsqu'un périphérique rapide **envoie** de l'information à un périphérique lent. Le rapport entre les vitesses des périphériques décidera de la grosseur de la cache à utiliser (plus la différence de vitesse est grande, plus grande devra être la cache).


29/12/02 CPI : Architecture des ordinateurs 25

 **Cache en lecture**

- Utilisée lorsqu'un périphérique rapide **obtient** de l'information d'un périphérique lent. Les caches en lecture possèdent la plupart du temps une logique leur permettant de lire d'avance (prefetch)

– Remarque : le principe de cache est très utilisé lors de la programmation.

29/12/02 CPI : Architecture des ordinateurs 26

 **Cache L1**

- Espace à l'intérieur de la puce du processeur.
- Mais coûte très cher, peu place.
- Range N instructions continues et puisque les programmes d'ordinateur effectuent beaucoup de boucles autour du même code, les instructions et données de la cache L1 sont exécutées souvent

29/12/02 CPI : Architecture des ordinateurs 27

Cache L2

- Lorsque que les données ne sont pas dans la cache L1, le processeur doit aller les **chercher dans la mémoire RAM, il y a alors un ralentissement notable.**
- Entre cache L1 et Mémoire RAM, place mémoire SRAM (10 fois+rapide que la RAM mais 10 fois+chère)
- On met souvent **256k**

29/12/02 CPI : Architecture des ordinateurs 28

Cache de disque dur

- Proc + rapide que Mémoire qui est + rapide que le Disque dur
- Une zone cache est utilisée entre le disque dur et la mémoire, lorsque l'ordinateur écrit sur le disque, les données sont placées dans la cache, elles sont alors écrites lentement (à la vitesse maximale du disque dur) alors que l'ordinateur peut s'occuper à faire autre chose.
- Lorsque l'ordinateur désire lire sur le disque, la cache peut avoir lu d'avance (prefetch) ou posséder des données lues auparavant.

29/12/02 CPI : Architecture des ordinateurs 29

Cache de CD-ROM

- DD +rapide que CDROM
- Donc pour lecture CD via un cache on passe par le DD ou la mémoire, pour accélérer.
- Utilisation du cache en prefetch pour lecture.
- Cache écriture pour graveur.

29/12/02 CPI : Architecture des ordinateurs 30

DRAM-SRAM

- **DRAM (mémoire centrale) 32 Mo minimum**
 - (1 transistor) rafraîchissement périodique (8 ms)
 - EDO (Extended Data Output) - 50 ns 5 -2 - 2 - 2 (66 Mhz)
 - Bande passante maxi 264 Mo/s
 - SDRAM (synchronous DRAM) Synchronre horloge système 5-1-1-1
- **SRAM (mémoire cache) Une bascule D**
 - niveau 1 : intégré au processeur 64 Ko
 - niveau 2 : 512 ko minimum

29/12/02 CPI : Architecture des ordinateurs 31

Types mémoires

- **2 type de mémoire**
- **Morte ROM (read Only Memory) Non volatile**
 - ROM, PROM, EPROM, EEPROM, FLASH
 - Contient le BIOS de l'ordinateur
- **Vive (Lecture et écriture - Volatile)**
 - Statique (Pas de rafraîchissement) - Très cher
 - SRAM (Mémoire cache uniquement)
 - Dynamique (Rafraîchissement x 1000/s)
 - Asynchrone (Le processeur attend la donnée un temps indéfini)
 - FPM, EDO
 - Synchronre (Le processeur fait autre chose, le temps est défini)
- **SDRAM, DDR, SDRAM, RAMBUS,**

29/12/02 CPI : Architecture des ordinateurs 32

Vives dynamiques

- **Asynchrone (Le processeur attend la donnée un temps indéfini)**
 - FPM (Fast page mode)
 - EDO (Extended Data Output)
- **Synchronre (Le processeur fait autre chose, le temps est défini)**
 - SDRAM (Synchronous DRAM) Bus 66,100,133 MHz
 - DDR-SDRAM (Double Data rate SDRAM)

29/12/02 CPI : Architecture des ordinateurs 33

Bilans

- **Pour améliorer la vitesse de votre PC, première chose mettre de la mémoire, vous éviter que votre Système "swap"**
- SDRamDDR, DRDRam, utilise les fronts montants et descendants de l'horloge, capable en fonction du chipset de gérer 2 canaux simultanéments
- SDRamDDR donc en 1 cycle reçoit 2 données de 64bits. (donc débit double par rapport à la sdram)
- Pour P4, préférence SDRAM DDR car le bus FSB est cadencé à 400Mhz par 8 bits soit 3200Mo/s AthlonXP bus FSB à 266Mhz Pour P3 et moins sdram convient car c'est le bus qui limite (FSB à 133Mhz)
- DRDRam gain de 8% par rapport SDRAM ddr

29/12/02 CPI : Architecture des ordinateurs 34

Bilan taille mémoires

- Pour la capacité sachez que (d'après des tests en labos):
- Passer de 128 Mo à 256 Mo permet un gain de 25% Passer de 256 Mo à 512 Mo permet un gain de 6%
- Pensez également que cela dépend de l'utilisation, exemple photoshop très gourmand par rapport à la bureautique.

29/12/02 CPI : Architecture des ordinateurs 35

Comparatif

	SDRAM	SDRAM DDR	Direct RamBus DRDRam
Fréquence	100,133 Mhz	200,266,33 Mhz	600,700,800,1066
Débit	80,Mo/S	1600,2100,2700Mo/S	2400,2800,3200,4264 Mo/S
Largeur	64bits	64bits	16bits
Prix	28€	44-59€	65,70€

29/12/02 CPI : Architecture des ordinateurs 36